


**High voltage power supply circuit.**

Patent Number: EP0647011, B1  
 Publication date: 1995-04-05  
 Inventor(s): KOMORI CHIIHIRO C O OKI ELECTRI (JP)  
 Applicant(s): OKI ELECTRIC IND CO LTD (JP)  
 Requested Patent: JP7107737  
 Application Number: EP19940307114 19940929  
 Priority Number(s): JP19930247824 19931004  
 IPC Classification: H02M3/156; G05F1/56; G03B27/00; G03G13/00  
 EC Classification: G03G15/00P; G05F1/56; H02M3/155  
 Equivalents: DE69415258D, DE69415258T, JP2828881B2, US5572414  
 Cited Documents: EP0044663; US4999566; DE3427820

**Abstract**

There is provided a resonant circuit incorporating at least a coil (L1) therein and a switching circuit for oscillation is connected to the resonant circuit and voltage doubler rectifier circuits (31) and (32) constituted of capacitors (C11,C12,C21 and C22) and diodes (D11,D12,D21 and D22) are also connected to the resonant circuit. When the switching circuit for oscillation is turned to be on and off, the resonant voltage (VL1) is generated in the resonant circuit and rectified with a voltage doubler amplitude by the voltage doubler rectifier circuits (31) and (32). A switching circuit for output changing over is connected to zero voltage terminals of the diodes (D11) and (D21) in the voltage doubler rectifier circuits (31) and (32). When the switching circuit for output changing over is turned to be on and off, an output

voltage is selectively generated at output terminals (OUT1) and (OUT2). 

Data supplied from the esp@cenet database - I2

**Description****BACKGROUND OF THE INVENTION****Field of the Invention**

The present invention relates to a high voltage power supply circuit for changing over a positive or negative output alternately.

**Description of the Related Art**

A conventional high voltage power supply circuit for changing over a positive or negative output employs both transistors for positive and negative outputs and the positive and negative outputs are achieved by both transistors being selectively turned on or off.

The conventional high voltage power supply circuit has incorporated therein both transformers for positive and negative outputs. There are disposed switching transistors at the respective primary windings of each transformer which are selectively turned on and off.

There are also disposed rectifier circuits constituted of a diode and a capacitor at the respective secondary windings of each transformer. Each rectifier circuit, in which the diode has a different connection in polarity with each other, provides a positive or a negative output through an output terminal in response to turning on or off of the switching transistors.

This kind of the high voltage power supply circuit employs a load resistor in a circuit for a negative output to avoid the influence from the circuit for a positive output when a circuit for a positive output generates a positive output, and on the contrary, a load resistor in the circuit for a positive output to avoid the influence from the circuit for a positive output when the circuit for a negative output generates a negative output. Accordingly, since output current flows through the load resistor, the output voltage will decrease when the output current increases so that the output load characteristic (regulation) of the high voltage power supply circuit is aggravated.

To solve the above problem, there are provided, in the conventional high voltage power supply circuit, resistors between the rectifier circuit and the output terminal which divide the output voltage and the divided voltage is fed back to a control circuit which turns on or off the switching transistors. Accordingly, the output voltage should be regulated by controlling pulse widths output to the transistors, which makes the high voltage power supply circuit complicated and large sized, thereby causing the hike of the cost.

There has been also proposed a high voltage power supply circuit to avoid the aggravation of the output load characteristic which eliminates the load resistors for positive and negative outputs. The proposed high voltage power supply circuit is constructed such that the rectifier circuits for the circuits for positive and negative outputs are connected through switches to the output terminal to eliminate the mutual influence of each circuit at the time of outputting.

According to the above technology, no output current flows through the load resistor so that the output load characteristic is not aggravated any more.

However, a relay in use for changing over the positive and negative outputs is necessarily required, so that the high voltage power supply circuit becomes large sized and complicated, which causes the hike of the cost.

Further, since each of the foregoing technologies requires a plurality of the transformers to have the winding direction of the windings corresponded to the output polarity and also requires ones for a high voltage, the high voltage power supply circuit will become complicated and large sized, thereby causing the hike of the cost.

There is also disclosed, for example, in a Japanese Laid-open Patent Publication 63-64571 a high voltage generation device which does not utilize the transformer and does not employ the load resistor. However, the above device is principally a circuit for obtaining an output voltage having more than  $n$ -time voltages by using a voltage  $n$ -multiplier rectifier circuit so that it can not perform the operation for changing over from positive to negative or vice versa. Accordingly, the above technology is completely different from the present invention in its circuit function and principle so that it can not be utilized as a high voltage power supply circuit for an electro photographic printer or the like which requires a changing over function.

## SUMMARY OF THE INVENTION

It is an object of the present invention to provide a high voltage power supply circuit, the output load characteristic of which is not aggravated, for enabling to be miniaturized with simplicity and for enabling to reduce the cost.

To accomplish the above object, there is provided a high voltage power supply circuit comprising: (a) a resonant circuit employing at least a coil; (b) a switching circuit for oscillation connected to the resonant circuit; (c) a voltage multiplier rectifier circuit constituted of a capacitor and a diode and connected to the resonant circuit; and (d) a switching circuit for changing over an output connected to a zero voltage terminal of the diode in the voltage multiplier rectifier circuit.

According to another aspect of the present invention, there is provided a high voltage power supply circuit which outputs a positive or negative voltage, the circuit comprising: (a) a resonant circuit employing at least a coil; (b) a switching circuit for oscillation connected to the resonant circuit; (c) a first voltage multiplier rectifier circuit connected to the resonant circuit and constituted of a capacitor

and a diode connected in such a manner that current flows from a ground to a first output terminal; (d) a second voltage multiplier rectifier circuit connected to the resonant circuit and constituted of a capacitor and a diode connected in such a manner that current flows from a second output terminal to a ground; (e) a first switching circuit for changing over an output connected to a zero voltage terminal of the diode in the first voltage multiplier rectifier circuit; and (f) a second switching circuit for changing over an output connected to a zero voltage terminal of the diode in the second voltage multiplier rectifier circuit.

According to the other aspect of the present invention, there is provided a high voltage power supply circuit which outputs a positive or negative voltage, the circuit comprising: (a) a first resonant circuit employing at least a coil; (b) a first switching circuit for oscillation connected to the first resonant circuit; (c) a first voltage multiplier rectifier circuit connected to the first resonant circuit and constituted of a capacitor and a diode connected in such a manner that current flows a ground to a first output terminal; (d) a first switching circuit for changing over an output connected to a zero voltage terminal of the diode in the first voltage multiplier rectifier circuit; (e) a second resonant circuit employing at least a coil; (f) a second switching circuit for oscillation connected to the second resonant circuit; (g) a second voltage multiplier rectifier circuit connected to the second resonant circuit and constituted of a capacitor and a diode connected in such a manner that current flows from a second output terminal to the ground; and (h) a second switching circuit for changing over an output connected to a zero voltage terminal of the diode in the second voltage multiplier rectifier circuit.

According to still another aspect of the present invention, there is provided a high voltage power supply circuit which outputs a positive or negative voltage at an output terminal thereof, the circuit comprising: (a) a resonant circuit employing at least a coil; (b) a switching circuit for oscillation connected to the resonant circuit; (c) a first voltage multiplier rectifier circuit connected to the resonant circuit and constituted of a capacitor and a diode connected in such a manner that current flows a ground to the output terminal; (d) a second voltage multiplier rectifier circuit connected to the resonant circuit and constituted of a capacitor and a diode connected in such a manner that current flows from the output terminal to the ground; (e) a first switching circuit for changing over an output connected to a zero voltage terminal of the diode in the first voltage multiplier rectifier circuit; and (f) a second switching circuit for changing over an output connected to a zero voltage terminal of the diode in the second voltage multiplier rectifier circuit.

According to the present invention, the high voltage power supply circuit provides the resonant circuit employing at least a coil therein to which the switching circuit for oscillation and the double voltage rectifier circuit constituted of a capacitor and a diode are respectively connected. Accordingly, a resonant voltage is generated in the resonant circuit by turning on or off the switching circuit for oscillation and rectified by the double voltage rectifier circuit.

The switching circuit for changing over an output is connected to the zero voltage electrode of the diode of the double voltage rectifier circuit. An output is selectively generated at the output terminal by turning on or off the switching circuit for changing over.

According to the other high voltage power supply circuit of the present invention, there are provided a plurality of double voltage rectifier circuits, the output terminals of which are commonly connected. In this case, both a positive output and a negative output can be generated at the common output terminal.

## BRIEF DESCRIPTION OF DRAWINGS

By way of example and to make the description more clear, reference is made to the accompanying drawings in which:

Fig. 1 is a circuit diagram illustrating a high voltage power supply circuit according to the first embodiment of the present invention;

Fig. 2 is a time chart of the high voltage power supply circuit shown in Fig. 1 according to the first embodiment of the present invention;

Fig. 3 is a time chart illustrating an output control operation of the high voltage power supply circuit shown in Fig. 1 according to the first embodiment of the present invention;

Fig. 4 is a circuit diagram illustrating a high voltage power supply circuit according to the second embodiment of the present invention;

Fig. 5 is a time chart of the high voltage power supply circuit shown in Fig. 4 according to the second embodiment of the present invention;

Fig. 6 is a circuit diagram illustrating a high voltage power supply circuit according to the third embodiment of the present invention.

## DETAILED DESCRIPTION OF THE PREFERRED EMBODIMENTS

A detailed description as to embodiments according to the present invention will be made in reference to the attached drawings.

Fig. 1 is a circuit diagram illustrating a high voltage power supply circuit according to the first embodiment of the present invention and Fig. 2 is a time chart for the high voltage power supply circuit according to the first embodiment of the present invention.

In the drawing, a reference L1 denotes a coil, D4 a diode, and Q3 a transistor serving as a switching circuit for oscillation. The coil L1, the diode D4 and the transistor Q3 are connected in series between the power source and the ground. A capacitor C4 is connected in parallel with the coil L1 to constitute a resonant circuit.

A pulse width modulation signal PWM is input to the base of the transistor Q3. If a potential of a base voltage VB1 generated by the pulse width modulation signal PWM varies as shown in Fig. 2, the transistor Q3 repeatedly turns on and off.

In other words, when the transistor Q3 turns on, a collector current  $i_c$  gradually increases, while charging the capacitor C4, satisfying the following formula:

$$i_c = (V_{cc}/L) \cdot t$$

wherein  $V_{cc}$  denotes a voltage of the voltage source  $V_{cc}$ ; L an inductance of the coil L1; and t a time. In this case, just after the transistor Q3 turns on, the collector current  $i_c$  has been influenced by the resonant current, as shown in Fig. 2, caused by the resonant voltage VL1 which is appeared during an off period of the transistor Q3.

Consequently, when the transistor Q3 turns off, the resonant voltage VL1 is generated in the resonant circuit by an energy stored in the coil L1. On this instance, the resonant voltage VL1 swings in both positive and negative directions. Accordingly, the diode D4 is disposed in order not to apply a negative voltage to the transistor Q3.

A voltage doubler rectifier circuit 31 for a positive output and a voltage doubler rectifier circuit 32 for a negative output are mutually connected in parallel with each other between the coil L1 and the diode D4.

The voltage doubler rectifier circuit 31 is constituted of a capacitor C11 connected to an input junction line a, a diode D11 connected to a zero voltage terminal (ground side) of the capacitor C11, a triac Q11 connected to a zero voltage terminal of the diode D11 and which serves as the first switching circuit for output changing over, a diode D12 connected between the capacitor C11 and the diode D11, and a capacitor C12 connected to a zero voltage terminal of the diode D12. The output terminal OUT1 is connected between the diode D12 and the capacitor C12. The diodes D11 and D12 are connected in such a manner that current flows from the ground to the output terminal OUT1.

On the other hand, the voltage doubler rectifier circuit 32 is constituted of a capacitor C21 connected to the input junction line a, a diode D21 connected to the zero voltage terminal of the capacitor C21, a thyristor Q2 connected to the zero voltage terminal of the diode D21 and which serves as the second switching circuit for output changing over, a diode D22 wired between the capacitor C21 and the diode D21, and a capacitor C22 connected to the zero voltage electrode of the diode D22. An output terminal OUT2 is wired between the diode D22 and the capacitor C22. The diodes D21 and D22 are connected in such a manner that current flows from the output terminal OUT2 to the ground.

Other voltage doubler rectifier circuit (not shown) having different output levels can further be connected in parallel with the voltage doubler rectifier circuits 31 and 32. And instead of each of the voltage doubler rectifier circuits 31 and 32, a voltage multiplier rectifier circuit can be easily formed by connecting plural sets of a diode and a capacitor in series. Moreover, a switching element such as a transistor, an FET or the like can be utilized as the first or the second switching circuit for output changing over.

The resonant voltage VL1 generated in the resonant circuit constituted of the coil L1 and the capacitor

C4 is input through the junction line a to the voltage doubler rectifier circuit 31 and 32, and rectified with a voltage doubler amplitude in the voltage doubler rectifier circuits 31 and 32 so that a positive output voltage is generated at the output terminal OUT1 in case of the voltage doubler rectifier circuit 31 and a negative output voltage is generated at the output terminal OUT2 in case of the voltage doubler rectifier circuit 32.

Although the coil L1 and the capacitor C4 constitute the resonant circuit, the capacitor C4 may be omitted because the coil L1 has a distributed capacitance and the coil L1 is connected to the capacitors C11 and C21.

Assuming that the sum of capacitance of the capacitors C4, C11 and C21 be C and a collector current iC be iC0 when the transistor Q3 is in an off state, a peak voltage VL1peak of the resonant voltage VL1 can satisfy the following formula 1.  
 "(1)"  $VL1peak = L \text{ DIVIDED } C \cdot iC0$ .

A peak value iC0peak of the collector current iC can be achieved with the following formula, wherein an expensive air-cored coil having 2 [mH] in inductance L is employed as the coil L1, the voltage Vcc of the power supply source Vcc is 5 [V] and the pulse width modulation signal PWM is a rectangular wave having 5 [kHz] in frequency and 1/2 in duty ratio. If the sum C of the capacitance be 800 [pF], the peak voltage VL1peak of the resonant voltage VL1 satisfies the following formula 2.  
 "(2)"  $VL1peak = 2 \times 10 \text{ DIVIDED } 800 \times 10 \times 0.25 = 395.3$

The peak voltage VL1peak is further doubled by the voltage doubler rectifier circuits 31 and 32.

As described above, an output voltage having approximately 800 [V] in amplitude can be generated without employing a large sized and expensive transformer.

Under being above, the voltage doubler rectifier circuit 31 can be operated by inputting the control signal CT1 into the triac Q11 whereas the voltage doubler rectifier circuit 32 can be operated by inputting the control signal CT2 into the thyristor Q21.

In other words, if the control signals CT1 and CT2 are not input, the triac Q11 and the thyristor Q21 turn off so that the voltage applied to either one of the terminals of the diodes D11 and D21 cannot be determined to be 0 [V], thereby an anode terminal of the diode D11 and a cathode terminal of the diode D21 being open-ended. Accordingly, potential voltages at the terminals connected to the diodes D11 and D21 of the capacitors C11 and C21 cannot be determined so that no output voltage is generated at the output terminals OUT1 and OUT2.

Fig. 3 shows an output control operation of the high voltage power supply circuit shown in Fig. 1. If both signals CT1 and CT2 are not input, neither output voltage OUT1 nor OUT2 is generated.

When the signal CT1 is input, the transistor Q11 turns on, the anode terminal of the diode D11 is grounded, the voltage doubler rectifier circuit 31 is operated and the positive output voltage is output at the output terminal OUT1. Similarly, when the signal CT2 is input, the voltage doubler rectifier circuit 32 is operated so that the negative output voltage is output at the output terminal OUT2.

As described above, presence or absence of the output generated at the output terminals OUT1 and OUT2 is controlled by turning on or off the triac Q11 and the thyristor Q21.

By the way, a device in which a high voltage power supply circuit in this kind is incorporated, such as an electro photographic printer, is usually controlled by a microcomputer so that a control voltage having +5 [V] has been generated. Accordingly, if the microcomputer generates the control signals CT1 and CT2, no signal transmission means, such as a photo coupler, an insulating transformer or the like, are required any more so that the high voltage power supply circuit can be simplified.

Since the present embodiment is constructed such that a positive output voltage is generated at the output terminal OUT1 of the voltage doubler rectifier circuit 31 and a negative output voltage is generated at the output terminal OUT2 of the voltage doubler rectifier circuit 32, the switching circuit for the voltage doubler rectifier circuit 31 receives the negative output voltage whereas the switching means for the voltage doubler rectifier circuit 32 receives the positive output voltage if the both switching means are provided in each of the voltage doubler rectifier circuits 31 and 32.

Accordingly, as described above, the triac Q11 is utilized as the first switching circuit for output

changing over and the thyristor Q21 is utilized as the second switching circuit, so that the triac Q11 is controlled to be turned on or off by the control signal CT1 with a positive polarity and the thyristor Q21 is controlled to be turned on or off by the control signal CT2 with a positive polarity. Further, a high voltage tolerance of the voltage doubler rectifier circuits 31 and 32 can be also improved by employing the triac Q11 and the thyristor Q21.

As the thyristor Q21, as the second switching circuit, having a sufficiently high access speed for switching is employed, a reverse current in a switching operation can be well prevented. Accordingly, a resonant frequency of the resonant circuit may allow the diode D21 to be omitted so that further simplification of the high voltage power supply circuit can be realized.

Next, the second embodiment according to the present invention will be described.

Fig. 4 is a circuit diagram illustrating the high voltage power supply circuit according to the second embodiment of the present invention and Fig. 5 is a time chart of the high voltage power supply circuit according to the second embodiment of the present invention.

In Fig. 4, L2 and L3 denote coils, D5 and D6 diodes, Q4 a transistor for the first switching circuit for oscillation, and Q5 a transistor for the second switching means for oscillation. The coil L2, the diode D5 and the transistor Q4, and the coil L3, the diode D6 and the transistor Q5 are connected respectively in series between the power source Vcc and the ground. Capacitors C5 and C6 are respectively connected with the coils L2 and L3 in parallel to constitute resonant circuits. Further, a Zener diode DZ1 is connected between a collector and an emitter of the transistor Q4 and a Zener diode DZ2 is connected between a collector and an emitter of the transistor Q5.

When the pulse width modulation signal PWM1 is input to the transistor Q4 and a potential voltage of the base voltage VB2 generated by the pulse width modulation signal PWM1 varies, the transistor Q4 is repeatedly turned on and off. On the other hand, when the pulse width modulation signal PWM2 is input to the transistor Q5 and a potential voltage of the base voltage VB3 generated by the pulse width modulation signal PWM2 varies, the transistor Q5 is repeatedly turned on and off.

A voltage doubler rectifier circuit 35 for a positive output is connected in parallel between the coil L2 and the diode D5, and a voltage doubler rectifier circuit 36 for a negative output is connected in parallel between the coil L3 and the diode D6. In this case, both output terminals of the voltage doubler rectifier circuits 35 and 36 may be wired-OR connected so that the output is generated at the common output terminal OUT.

The voltage doubler rectifier circuit 35 is constituted of a capacitor C11 connected to an input junction line b, a diode D11 connected to a zero voltage terminal of the capacitor C11, a triac Q11 connected to a zero voltage terminal of the diode D11 and which serves as the first switching circuit for output changing over, a diode D12 connected between the capacitor C11 and the diode D11, and a capacitor C12, connected to a zero voltage terminal of the diode D12, for a positive output and a negative output. The common output terminal OUT for both positive and negative outputs is connected between the diode D12 and the capacitor C12. The diodes D11 and D12 are connected in such a manner that current flows from the ground to the output terminal OUT.

On the other hand, the voltage doubler rectifier circuit 36 is constituted of a capacitor C21 connected to the input junction line c, a diode D21 connected to the zero voltage terminal of the capacitor C21, a thyristor Q2 connected to the zero voltage terminal of the diode D21 and which serves as the second switching circuit for output changing over, a diode D22 wired between the capacitor C21 and the diode D21, and a capacitor C12 connected to the zero voltage electrode of the diode D22. An output terminal OUT2 is wired between the diode D22 and the capacitor C12. The diodes D21 and D22 are connected in such a manner that current flows from the common output terminal OUT to the ground.

Other voltage doubler rectifier circuit (not shown) having different output levels can further be connected in parallel with the voltage doubler rectifier circuits 35 and 36. And instead of each of the voltage doubler rectifier circuits 35 and 36, a voltage multiplier rectifier circuit can be easily formed by connecting plural sets of a diode and a capacitor in series. Moreover, a switching element such as a transistor, an FET or the like can be utilized as the first or the second switching circuit for output changing over.

The voltage doubler rectifier circuit 35 can be operated by inputting the control signal CT1 into the triac Q11 and the voltage doubler rectifier circuit 36 can be operated by inputting the control signal CT2 into the thyristor Q21.

In this case, the Zener diodes DZ1 and DZ2 are respectively connected between collectors and emitters of the transistors Q4 and Q5 so that the output voltage is stabilized. For example, the resonant voltage VL2 generated by the resonant circuit for a positive output is clamped in its peak voltage by the Zener diode DZ1 so that the Zener voltage VDZ1 becomes the peak value as shown in Fig. 5.

As described above, the capacitors C11 and C21 are charged, in the voltage doubler rectifier circuits 35 and 36, up until the time when the resonant voltages VL1 and VL2 reach the peak voltages so that the output is stabilized due to clamping of the peak voltage. If timings and pulse widths of the pulse width modulation signals PWM1 and PWM2 are determined in such a manner that an energy corresponding to the maximum value of the output power appeared at the output terminal OUT can be stored in the coils L2 and L3, waveforms of the pulse width modulation signals PWM1 and PWM2 can be fixed, which eliminates a complicated control circuit or a detecting circuit for an output.

The output voltage generated at the output terminal OUT is approximately twice as the Zener voltage VDZ1. The output voltage can be optionally set by setting the Zener voltages VDZ1 and VDZ2 of the Zener diodes DZ1 and DZ2.

Further, the voltage doubler rectifier circuits 35 and 36 employs the common capacitor C12 for positive and negative outputs and the output terminal OUT so that the output with an optional polarity can be generated at the output terminal OUT. In other words, when the triac Q11 is turned to be on and the thyristor Q21 off, a positive output voltage can be generated at the output terminal OUT whereas when the triac Q11 is turned to be off and the thyristor Q21 on, a negative output voltage can be generated at the output terminal OUT. Moreover, since there are provided the diodes D11, D12, D21 and D22, no short circuit occurs in the voltage doubler rectifier circuits 35 and 36 with an opposite polarity. Further, since a direct current flow is stopped by the capacitors C11 and C21, no short circuit occurs through the capacitors C11 and C21.

Next, a description is made as to the third embodiment of the present invention.

Fig. 6 is a circuit diagram illustrating a high voltage power supply circuit according to the third embodiment of the present invention.

In the drawing, L4 denotes a coil and Q6 denotes a transistor for a switching circuit for oscillation. The coil L4 and the transistor Q6 are connected in series between the power source Vcc and the ground. A capacitor C7 is connected in parallel with the coil L4 to constitute a resonant circuit. A Zener diode DZ3 is connected between a collector and an emitter of the transistor Q6.

The transistor Q6 receives the pulse width modulation signal PWM. When a potential voltage of the base voltage VB4 generated by the pulse width modulation signal PWM varies, the transistor Q6 is repeatedly turned on and off.

Double voltage rectifier circuits 35 and 36 are connected in parallel between the coil L4 and the transistor Q6. In this case, output terminals of the voltage doubler rectifier circuits 35 and 36 are wired-OR connected so as to generate an output voltage at the common output terminal OUT.

The voltage doubler rectifier circuit 35 is constituted of a capacitor C11 connected to an input junction line a, a diode D11 connected to a zero voltage terminal of the capacitor C11, a triac Q11, connected to a zero voltage terminal of the diode D11, which serves as the first switching circuit for output changing over, a diode D12 connected between the capacitor C11 and the diode D11 and a common capacitor C12, connected to a zero voltage terminal of the diode D12, for positive and negative outputs. The common output terminal OUT for both positive and negative outputs is connected between the diode D12 and the capacitor C12. The diodes D11 and D12 are connected in such a manner that current flows from the ground to the output terminal OUT.

On the other hand, the voltage doubler rectifier circuit 36 is constituted of a capacitor C21 connected to an input junction line a, a diode D21 connected to a zero voltage terminal of the capacitor C21, a thyristor Q21, connected to a zero voltage terminal of the diode D21, which serves as the second switching circuit for output changing over, a diode D22 connected between the capacitor C21 and the diode D21 and a common capacitor C12, connected to a zero voltage terminal of the diode D22, for positive and negative outputs. The common output terminal OUT for both positive and negative outputs is connected between the diode D22 and the capacitor C12. The diodes D21 and D22 are connected in such a manner that current flows from the output terminal OUT to the ground.

VL1 denotes a resonant voltage, and CT1 and CT2 control signals.



In this case, the output voltage generated at the output terminal OUT by the voltage doubler rectifier circuit 35 is equal to that generated by the voltage doubler rectifier circuit 36 and only polarities can be changed. In other words, when the triac Q11 is turned to be on and the thyristor Q21 off, a positive output voltage can be generated at the output terminal OUT and when the triac Q11 is turned to be off and the thyristor Q21 on, a negative output voltage can be generated at the output terminal OUT.

It will be noted that the present invention is not restricted or limited to the aforementioned embodiments, various changes and modifications can be done in accordance with a gist of the present invention, and those are not precluded from the claimed scope of the present invention. For example, a high voltage power supply circuit in which only one voltage doubler rectifier circuit is provided is also included in the claimed scope of the present invention.

The present invention is also applicable to a device which requires a power supply circuit enabling to change over the output from positive to negative or vice versa, particularly, to an electro photographic printer, a copier, a plane paper facsimile or the like.

As described above, there are provided in a high voltage power supply circuit according to the present invention a resonant circuit having at least a coil, a switching circuit for oscillation connected to the resonant circuit and a voltage doubler rectifier circuit constituted of a capacitor and a diode which is also connected to the resonant circuit. Accordingly, when the switching circuit for oscillation is turned to be on and off, a resonant voltage is generated in the resonant circuit and rectified with a voltage doubler value by the voltage doubler rectifier circuit.

A switching circuit for output changing over is connected to a zero voltage terminal of a diode in the voltage doubler rectifier circuit. When the switching circuit for output changing over is controlled to be turned on and off, an output voltage is selectively generated at the output terminal. Accordingly, the voltage doubler rectifier circuits for both positive and negative outputs can be wired without through a resistor so that output load characteristics of the high voltage power supply circuit cannot be aggravated.

Moreover, even though the output current increases, the output voltage does not fall down so that the pulse width of the switching means for oscillation is not necessarily altered. There is also no need to dispose a relay or the like so that miniaturization and reduction of a cost can be easily accomplished by simplifying the high voltage power supply circuit.

It is understood that although the present invention has been described in detail with respect to preferred embodiments thereof, various other embodiments and variations are possible to those skilled in the art which fall within the scope and spirit of the invention, and such other embodiments and variations are intended to be covered by the following claims.

---

Data supplied from the esp@cenet database - I2

## Claims

1. A high voltage power supply circuit comprising:

- (a) a resonant circuit employing at least a coil;
- (b) a switching circuit for oscillation connected to the resonant circuit;
- (c) a voltage multiplier rectifier circuit constituted of a capacitor and a diode and connected to the resonant circuit; and
- (d) a switching circuit for changing over an output connected to a zero voltage terminal of the diode in the voltage multiplier rectifier circuit.

2. A high voltage power supply circuit as set forth in claim 1, wherein the voltage multiplier rectifier circuit is provided plurally and the switching circuit for changing over an output is also provided plurally.

3. A high voltage power supply circuit which outputs a positive or negative voltage, the circuit comprising:



- (a) a resonant circuit employing at least a coil;
- (b) a switching circuit for oscillation connected to the resonant circuit;
- (c) a first voltage multiplier rectifier circuit connected to the resonant circuit and constituted of a capacitor and a diode connected in such a manner that current flows from a ground to a first output terminal;
- (d) a second voltage multiplier rectifier circuit connected to the resonant circuit and constituted of a capacitor and a diode connected in such a manner that current flows from a second output terminal to a ground;
- (e) a first switching circuit for changing over an output connected to a zero voltage terminal of the diode in the first voltage multiplier rectifier circuit; and
- (f) a second switching circuit for changing over an output connected to a zero voltage terminal of the diode in the second voltage multiplier rectifier circuit.

4. A high voltage power supply circuit as set forth in claim 3, wherein the first switching circuit is a triac.

5. A high voltage power supply circuit as set forth in claim 3, wherein the second switching circuit is a thyristor.

6. A high voltage power supply circuit as set forth in claim 3, wherein the first and second switching circuits are either constituted of a transistor or an FET.

7. A high voltage power supply circuit as set forth in claim 3, wherein the first output terminal and the second output terminal are common.

8. A high voltage power supply circuit as set forth in claim 3, wherein the circuit is applied to a power supply circuit for an electro photographic printer.

9. A high voltage power supply circuit as set forth in claim 3, wherein the circuit is applied to a power supply circuit for a copier.

10. A high voltage power supply circuit as set forth in claim 3, wherein the circuit is applied to a power supply circuit for a plane paper facsimile.

11. A high voltage power supply circuit which outputs a positive or negative voltage, the circuit comprising:

- (a) a first resonant circuit employing at least a coil;
- (b) a first switching circuit for oscillation connected to the first resonant circuit;
- (c) a first voltage multiplier rectifier circuit connected to the first resonant circuit and constituted of a capacitor and a diode connected in such a manner that current flows a ground to a first output terminal;
- (d) a first switching circuit for changing over an output connected to a zero voltage terminal of the diode in the first voltage multiplier rectifier circuit;
- (e) a second resonant circuit employing at least a coil;
- (f) a second switching circuit for oscillation connected to the second resonant circuit;
- (g) a second voltage multiplier rectifier circuit connected to the second resonant circuit and constituted of a capacitor and a diode connected in such a manner that current flows from a second output terminal to the ground; and
- (h) a second switching circuit for changing over an output connected to a zero voltage terminal of the diode in the second voltage multiplier rectifier circuit.

12. A high voltage power supply circuit as set forth in claim 11, wherein the first output terminal and the second output terminal are common.

13. A high voltage power supply circuit as set forth in claim 11, wherein the first and second switching circuits for oscillation are connected in parallel with a Zener diode which sets an output voltage.

14. A high voltage power supply circuit as set forth in claim 11, wherein the circuit is applied to a power supply circuit for an electro photographic printer.

15. A high voltage power supply circuit as set forth in claim 11, wherein the circuit is applied to a power supply circuit for a copier.

16. A high voltage power supply circuit as set forth in claim 11, wherein the circuit is applied to a power supply circuit for a plane paper facsimile.

17. A high voltage power supply circuit which outputs a positive or negative voltage at an output terminal thereof, the circuit comprising:

- (a) a resonant circuit employing at least a coil;
- (b) a switching circuit for oscillation connected to the resonant circuit;
- (c) a first voltage multiplier rectifier circuit connected to the resonant circuit and constituted of a capacitor and a diode connected in such a manner that current flows a ground to the output terminal;
- (d) a second voltage multiplier rectifier circuit connected to the resonant circuit and constituted of a capacitor and a diode connected in such a manner that current flows from the output terminal to the ground;
- (e) a first switching circuit for changing over an output connected to a zero voltage terminal of the diode in the first voltage multiplier rectifier circuit; and
- (f) a second switching circuit for changing over an output connected to a zero voltage terminal of the diode in the second voltage multiplier rectifier circuit.

18. A high voltage power supply circuit as set forth in claim 17, wherein the switching circuit for oscillation is connected in parallel with a Zener diode which sets an output voltage.

19. A high voltage power supply circuit as set forth in claim 17, wherein the first switching circuit for changing over an output is a triac and the second switching circuit for changing over an output is a thyristor.

20. A high voltage power supply circuit as set forth in claim 17, wherein the circuit is applied to a power supply circuit for an electro photographic printer.

21. A high voltage power supply circuit as set forth in claim 17, wherein the circuit is applied to a power supply circuit for a copier.

22. A high voltage power supply circuit as set forth in claim 17, wherein the circuit is applied to a power supply circuit for a plane paper facsimile.

23. A high power supply circuit comprising:  
 a resonant oscillating circuit (C1,C4,D4,Q3) for producing an oscillating electrical output;  
 and a voltage multiplier (C11,D11) for multiplying the voltage of said output from the resonant circuit, the voltage multiplier including capacitor means (C11) and diode means (D11) coupling the capacitor means to a reference potential, said capacitor means also being coupled to an output (OUT 1) for the multiplied voltage, characterised by semiconductor switching means (Q11) for selectivity switching conduction through the diode means (D11) whereby to switch the multiplied voltage produced at said output (OUT 1) therefor.

---

Data supplied from the **esp@cenet** database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-107737

(43) 公開日 平成7年(1995)4月21日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 2 M 3/155	F	8726-5H		
	Q	8726-5H		
7/08		9180-5H		
7/10	Z	9180-5H		

審査請求 未請求 請求項の数 2 O L (全 10 頁)

(21) 出願番号 特願平5-247824

(22) 出願日 平成5年(1993)10月4日

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 小森 智裕

東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

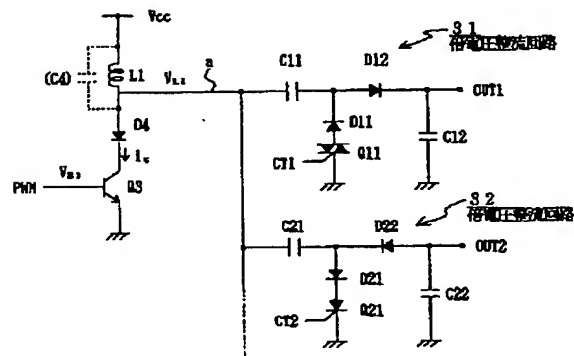
(74) 代理人 弁理士 川合 誠 (外1名)

(54) 【発明の名称】 高圧電源回路

(57) 【要約】

【目的】 出力負荷特性が悪くなることなく、簡素化して小型化することができるとともにコストを低くすることができる高圧電源回路を提供する。

【構成】 少なくともコイルL1を備えた共振回路が配設され、該共振回路に発振用スイッチング手段が接続されるとともに、コンデンサC11、C12、C21、C22及びダイオードD11、D12、D21、D22から成る倍電圧整流回路31、32が接続される。前記発振用スイッチング手段をオン・オフさせることによって、前記共振回路において共振電圧 $V_{L1}$ が発生させられ、該共振電圧 $V_{L1}$ が倍電圧整流回路31、32によって倍電圧整流される。該倍電圧整流回路31、32のダイオードD11、D21の零電位側に出力切替用スイッチング手段が接続される。該出力切替用スイッチング手段をオン・オフさせることによって、出力端子OUT1、OUT2に出力電圧が選択的に発生させられる。



## 【特許請求の範囲】

【請求項1】 (a) 少なくともコイルを備えた共振回路と、

(b) 該共振回路に接続された発振用スイッチング手段と、

(c) 前記共振回路に接続され、コンデンサ及びダイオードから成る倍電圧整流回路と、

(d) 該倍電圧整流回路のダイオードの零電位側に接続された出力切替用スイッチング手段とを有することを特徴とする高圧電源回路。

【請求項2】 前記倍電圧整流回路は複数配設され、出力端子を共通とした請求項1に記載の高圧電源回路。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、正負の出力を切り替えるための高圧電源回路に関するものである。

## 【0002】

【従来の技術】 従来、正負の出力を切り替えたための高圧電源回路においては、正の出力用のトランジスタ及び負の出力用のトランジスタを有しており、両トランジスタを選択的にオン・オフするようにしている。図2は従来の高圧電源回路の第1の例を示す回路図である。

【0003】 図において、11は制御回路、PWM1は正の出力用として前記制御回路11によって発生させられたパルス幅変調信号、PWM2は負の出力用として前記制御回路11によって発生させられたパルス幅変調信号、Q1は前記パルス幅変調信号PWM1が入力される正の出力用のトランジスタ、Q2は前記パルス幅変調信号PWM2が入力される負の出力用のトランジスタ、T1は正の出力用のトランス、T2は負の出力用のトランスである。

【0004】 前記トランスT1において、一次側の巻線は電源Vccと前記トランジスタQ1のコレクタの間に接続され、二次側の巻線は正の出力用の整流回路12に接続される。該整流回路12はダイオードD1及びコンデンサC1から成り、該コンデンサC1と並列に負荷抵抗R1が接続される。前記ダイオードD1はグラウンド側から出力端子OUT側に電流を流すことができるような方向に接続される。

【0005】 一方、前記トランスT2において、一次側の巻線は電源Vccと前記トランジスタQ2のコレクタの間に接続され、二次側の巻線は負の出力用の整流回路13に接続される。該整流回路13はダイオードD2及びコンデンサC2から成り、該コンデンサC2と並列に負荷抵抗R2が接続される。前記ダイオードD2は出力端子OUT側からグラウンド側に電流を流すことができるような方向に接続される。なお、前記負荷抵抗R1、R2は前記出力端子OUTとグラウンドの間において互いに直列に接続される。

【0006】 また、抵抗R3、R4は前記出力端子OUT

Tとグラウンドの間において互いに直列に接続され、抵抗R3、R4間に発生させられた電圧による電圧フィードバック信号SG1が前記制御回路11に入力される。前記構成の高圧電源回路において、前記パルス幅変調信号PWM1、PWM2をトランジスタQ1、Q2に入力し、該トランジスタQ1、Q2によってスイッチングさせられた電流をトランスT1、T2に流すと、ダイオードD1及びコンデンサC1によって整流された正の出力が出力端子OUTに発生させられ、ダイオードD2及びコンデンサC2によって整流された負の出力が出力端子OUTに発生させられる。

【0007】 図3は従来の高圧電源回路の第2の例を示す回路図である。図において、11は制御回路、PWM1は正の出力用として前記制御回路11によって発生させられたパルス幅変調信号、PWM2は負の出力用として前記制御回路11によって発生させられたパルス幅変調信号、Q1は前記パルス幅変調信号PWM1が入力される正の出力用のトランジスタ、Q2は前記パルス幅変調信号PWM2が入力される負の出力用のトランジスタ、T1は正の出力用のトランス、T2は負の出力用のトランスである。

【0008】 前記トランスT1において、一次側の巻線は電源Vccと前記トランジスタQ1のコレクタの間に接続され、二次側の巻線は正の出力用の整流回路12に接続される。該整流回路12はダイオードD1及びコンデンサC1から成り、ダイオードD1及びコンデンサC1と直列に負荷抵抗R5が接続される。前記ダイオードD1はグラウンド側から出力端子OUT側に電流を流すことができるような方向に接続される。

【0009】 一方、前記トランスT2において、一次側の巻線は電源Vccと前記トランジスタQ2のコレクタの間に接続され、二次側の巻線は負の出力用の整流回路13に接続される。該整流回路13はダイオードD2及びコンデンサC2から成り、ダイオードD2及びコンデンサC2と直列に負荷抵抗R6が接続される。前記ダイオードD2は出力端子OUT側からグラウンド側に電流を流すことができるような方向に接続される。なお、前記負荷抵抗R5、R6は前記出力端子OUTとグラウンドの間において互いに並列に接続される。

【0010】 また、抵抗R3、R4は前記出力端子OUTとグラウンドの間において互いに直列に接続され、抵抗R3、R4間に発生させられた電圧による電圧フィードバック信号SG1が前記制御回路11に入力される。前記構成の高圧電源回路において、前記パルス幅変調信号PWM1、PWM2をトランジスタQ1、Q2に入力し、該トランジスタQ1、Q2によってスイッチングさせられた電流をトランスT1、T2に流すと、ダイオードD1及びコンデンサC1によって整流された正の出力が出力端子OUTに発生させられ、ダイオードD2及びコンデンサC2によって整流された負の出力が出力端子

OUTに発生させられる。

【0011】図4は従来の高圧電源回路の第3の例を示す回路図である。図において、11は制御回路、PWM1は正の出力用として前記制御回路11によって発生させられたパルス幅変調信号、PWM2は負の出力用として前記制御回路11によって発生させられたパルス幅変調信号、Q1は前記パルス幅変調信号PWM1が入力される正の出力用のトランジスタ、Q2は前記パルス幅変調信号PWM2が入力される負の出力用のトランジスタ、T1は正の出力用のトランス、T2は負の出力用のトランスである。

【0012】前記トランスT1において、一次側の巻線は電源Vccと前記トランジスタQ1のコレクタの間に接続され、二次側の巻線は正の出力用の整流回路12に接続される。該整流回路12はダイオードD1及びコンデンサC1から成り、前記ダイオードD1はグラウンド側から出力端子OUT側に電流を流すことができるような方向に接続される。

【0013】一方、前記トランスT2において、一次側の巻線は電源Vccと前記トランジスタQ2のコレクタの間に接続され、二次側の巻線は負の出力用の整流回路13に接続される。該整流回路13はダイオードD2及びコンデンサC2から成り、前記ダイオードD2は出力端子OUT側からグラウンド側に電流を流すことができるような方向に接続される。

【0014】また、整流回路12、13はスイッチ21を介して選択的に前記出力端子OUTに接続され、スイッチ21はリレー22によって切り替えられるようになっている。該リレー22は、電源Vccとグラウンドの間においてトランジスタQ7と直列に接続され、トランジスタQ7に入力される制御信号CT1によって前記スイッチ21を切り替えるようになっている。なお、D3はリレー22用のダイオードである。

【0015】前記構成の高圧電源回路において、前記パルス幅変調信号PWM1、PWM2をトランジスタQ1、Q2に入力し、該トランジスタQ1、Q2によってスイッチングさせられた電流をトランスT1、T2に流すと、ダイオードD1及びコンデンサC1によって整流された正の出力が出力端子OUTに発生させられ、ダイオードD2及びコンデンサC2によって整流された負の出力が出力端子OUTに発生させられる。

【0016】

【発明が解決しようとする課題】しかしながら、前記従来の高圧電源回路においては、第1、第2の例の場合、正の出力用の回路が正の出力を発生させる際に負の出力用の回路の影響を受けることがないように負の出力用の回路に負荷抵抗R2、R6が配設され、反対に負の出力用の回路が負の出力を発生させる際に正の出力用の回路の影響を受けることがないように正の出力用の回路に負荷抵抗R1、R5が配設されるので、高圧電源回路の出

力負荷特性（レギュレーション）が悪くなってしまう。

【0017】すなわち、第1の例の場合、ダイオードD1、D2が互いに逆方向に直列に接続されるので、正の出力用の回路が正の出力を発生させる際に負の出力用の回路の負荷抵抗R2を介して出力電流が流れ、負の出力用の回路が負の出力を発生させる際に正の出力用の回路の負荷抵抗R1を介して出力電流が流れる。また、第2の例の場合、ダイオードD1、D2が互いに逆方向に並列に接続されるので、正の出力用の回路と負の出力用の回路が互いに短絡し合うのを防止するために整流回路12、13は負荷抵抗R5、R6を介して出力電流を流すようにしている。

【0018】したがって、第1、第2の例のいずれも負荷抵抗R1、R2、R5、R6を介して出力電流が流れるので、出力電流が増加すると出力電圧が低下してしまう。そこで、出力電圧を抵抗R3、R4によって分圧し、分圧された電圧を電圧フィードバック信号SG1として制御回路11にフィードバックし、パルス幅変調信号PWM1、PWM2のパルス幅を制御することによって出力電圧を維持するようにしている。したがって、高圧電源回路が複雑になり、大型化し、コストが高くなってしまう。

【0019】また、第3の例の場合、抵抗を介して出力電流が流れるようになっていないので、高圧電源回路の出力負荷特性が悪くなることはないが、正の出力と負の出力を切り替えるためのリレー22が必要になり、高圧電源回路が大型化し、コストが高くなってしまう。さらに、第1、第2、第3の例のいずれも、巻線の巻方向を出力の極性に対応させるために複数のトランスT1、T2が必要であり、しかも、いずれも高電圧用のものを使用する必要があるので高圧電源回路が複雑になり、大型化し、コストが高くなってしまう。

【0020】本発明は、前記従来の高圧電源回路の問題点を解決して、出力負荷特性が悪くなることなく、簡素化して小型化することができるとともに、コストを低くすることができる高圧電源回路を提供することを目的とする。

【0021】

【課題を解決するための手段】そのために、本発明の高圧電源回路においては、少なくともコイルを備えた共振回路を有し、該共振回路に共振用スイッチング手段が接続されるとともに、コンデンサ及びダイオードから成る倍電圧整流回路が接続される。そして、該倍電圧整流回路のダイオードの零電位側に出力切替用スイッチング手段が接続される。

【0022】本発明の他の高圧電源回路においては、前記倍電圧整流回路は複数配設され、出力端子を共通とする。

【0023】

【作用】本発明によれば、前記のように高圧電源回路に

5

おいては、少なくともコイルを備えた共振回路が配設され、該共振回路に発振用スイッチング手段が接続されるとともに、コンデンサ及びダイオードから成る倍電圧整流回路が接続される。したがって、前記発振用スイッチング手段をオン・オフさせることによって、前記共振回路において共振電圧が発生させられ、該共振電圧が倍電圧整流回路によって倍電圧整流される。

【0024】そして、該倍電圧整流回路のダイオードの零電位側に出力切替用スイッチング手段が接続される。該出力切替用スイッチング手段をオン・オフさせることによって、出力端子に出力が選択的に発生させられる。本発明の他の高圧電源回路においては、前記倍電圧整流回路は複数配設され、出力端子を共通とする。この場合、正の出力及び負の出力を共通の出力端子に発生させることができる。

【0025】

【実施例】以下、本発明の実施例について図面を参照しながら詳細に説明する。図1は本発明の第1の実施例における高圧電源回路を示す図、図5は本発明の第1の実施例における高圧電源回路のタイムチャートである。図において、L1はコイル、D4はダイオード、Q3は発振用スイッチング手段としてのトランジスタであり、前記コイルL1、ダイオードD4及びトランジスタQ3が電源Vccとグラウンドの間において直列に接続される。また、前記コイルL1と並列にコンデンサC4が接続されて共振回路が形成される。

【0026】そして、前記トランジスタQ3のベースにはパルス幅変調信号PWMが入力される。該パルス幅変調信号PWMによって発生させられるベース電圧V<sub>B1</sub>の電位が図5に示すように変化すると、前記トランジスタQ3はオン・オフを繰り返す。すなわち、トランジスタQ3がオンになると、コレクタ電流i<sub>c</sub>がコンデンサC4を充電しながら

$$i_c = (V_{cc}/L) \cdot t$$

のように徐々に増加する。なお、V<sub>cc</sub>は電源Vccの電圧、LはコイルL1のインダクタンス、tは時間である。この場合、トランジスタQ3がオンになった直後は、図5に示すようにコレクタ電流i<sub>c</sub>にはトランジスタQ3のオフの間の共振電圧V<sub>L1</sub>による共振電流の影響が残る。

【0027】続いて、トランジスタQ3がオフになると、コイルL1に蓄積されたエネルギーによって前記共振回路に共振電圧V<sub>L1</sub>が発生させられる。この時、該共振電圧V<sub>L1</sub>は正負両方向に振れる。そこで、前記トランジスタQ3に負の電圧が印加されないようにダイオードD4が配設される。また、前記コイルL1とダイオードD4の間に正の出力用の倍電圧整流回路31及び負の出力用の倍電圧整流回路32が互いに並列に結線される。

【0028】前記倍電圧整流回路31は、入力側の分岐ラインaに接続されたコンデンサC11、該コンデンサ

6

C11の零電位側に接続されたダイオードD11、該ダイオードD11の零電位側に接続された第1の出力切替用スイッチング手段としてのトライアックQ11、前記コンデンサC11とダイオードD11の間に結線されたダイオードD12、及び該ダイオードD12の零電位側に接続されたコンデンサC12から成り、ダイオードD12とコンデンサC12の間に出力端子OUT1が結線される。前記ダイオードD11、D12はグラウンド側から出力端子OUT1側に電流が流れるような方向に接続される。

【0029】一方、前記倍電圧整流回路32は、入力側の分岐ラインaに接続されたコンデンサC21、該コンデンサC21の零電位側に接続されたダイオードD21、該ダイオードD21の零電位側に接続された第2の出力切替用スイッチング手段としてのサイリスタQ21、前記コンデンサC21とダイオードD21の間に結線されたダイオードD22、及び該ダイオードD22の零電位側に接続されたコンデンサC22から成り、ダイオードD22とコンデンサC22の間に出力端子OUT2が結線される。前記ダイオードD21、D22は出力端子OUT2側からグラウンド側に電流が流れるような方向に接続される。

【0030】なお、出力の異なる図示しない他の倍電圧整流回路を、前記倍電圧整流回路31、32と並列に更に結線することもできる。また、各倍電圧整流回路31、32はいずれも1段の倍電圧整流回路から成っているが、ダイオード及びコンデンサの組を複数組直列に接続することによって複数段の倍電圧整流回路を形成することができる。さらに、前記第1、第2の出力切替用スイッチング手段としてトランジスタ、FET等のスイッチング素子を使用することもできる。

【0031】そして、前記共振回路に発生させられた共振電圧V<sub>L1</sub>は、分岐ラインaを介して前記倍電圧整流回路31、32に入力され、該倍電圧整流回路31、32において倍電圧整流され、倍電圧整流回路31の場合は正の出力を出力端子OUT1に、倍電圧整流回路32の場合は負の出力を出力端子OUT2に発生させる。ところで、前記コイルL1及びコンデンサC4によって共振回路が形成されるようになっているが、コイルL1が分布容量を有するとともに、コイルL1にコンデンサC11、C21が接続されているので、コンデンサC4を省略することもできる。

【0032】そこで、これらのコンデンサC4、C11、C21の容量の和をCとし、トランジスタQ3がオフの時のコレクタ電流i<sub>c</sub>をi<sub>co</sub>とすると、共振電圧V<sub>L1</sub>のピーク電圧V<sub>L1p,peak</sub>は

【0033】

【数1】

$$V_{L\text{peak}} = \sqrt{\frac{L}{C}} \cdot i_{co}$$

【0034】となる。そして、例えば、コイルL1とし\*

$$\begin{aligned} i_{co\text{peak}} &= (5/2 \times 10^{-3}) \times (1/5 \times 10^3) \times 1/2 \\ &= 0.25 \text{ [A]} \\ &= 250 \text{ [mA]} \end{aligned}$$

となる。また、前記容量の和Cが800 [pF]である ※【0035】

場合、共振電圧V<sub>L1</sub>のピーク電圧V<sub>L1peak</sub>は ※10 【数2】

$$V_{L\text{peak}} = \sqrt{\frac{2 \times 10^{-3}}{800 \times 10^{-12}}} \times 0.25 \approx 395.3$$

【0036】となる。このように、大型で高価なトランスを使用することなく、400 [V]に近い出力を発生させることができる。この場合、前記トライアックQ11に制御信号CT1を入力することによって倍電圧整流回路31を、サイリスタQ21に制御信号CT2を入力することによって倍電圧整流回路32を作動させること

【0037】すなわち、制御信号CT1、CT2が入力されないと、トライアックQ11及びサイリスタQ21がオフになり、ダイオードD11、D21の電圧を0 [V]に決定することができず、ダイオードD11のアノード側及びダイオードD21のカソード側が開放端になってしまう。したがって、コンデンサC11、C21のダイオードD11、D21側の端子の電位を決定することができず、出力端子OUT1、OUT2には出力が発生しない。

【0038】このように、トライアックQ11及びサイリスタQ21のオン・オフによって出力端子OUT1、OUT2における出力の発生の有無を制御することができる。ところで、この種の高圧電源回路が搭載される機器、例えば、電子写真プリンタはマイクロコンピュータによって制御され、そのために+5 [V]の制御用の電圧が発生させられる。したがって、前記マイクロコンピュータによって制御信号CT1、CT2を発生させると、ホトカブラや絶縁トランス等の信号伝達手段を使用する必要がなくなり、高圧電源回路を簡素化することが

【0039】ところが、本実施例においては、各倍電圧整流回路31の出力端子OUT1に正の出力を発生させ、前記倍電圧整流回路32の出力端子OUT2に負の出力を発生させるようにしているので、各倍電圧整流回路31、32にスイッチング手段を配設する場合、倍電圧整流回路31のスイッチング手段には負の電圧が印加され、倍電圧整流回路32のスイッチング手段には正の電圧が印加されることになる。

【0040】そこで、前述したように、第1の出力切替

\*てインダクタンスLが2 [mH]の安価な空心コイルを使用し、電源V<sub>cc</sub>の電圧V<sub>cc</sub>を5 [V]とし、パルス幅変調信号PWMを周波数が5 [kHz]で1/2デューティの矩形(くけい)波とすると、コレクタ電流i<sub>c</sub>のピーク値i<sub>copeak</sub>は

用スイッチング手段としてトライアックQ11を使用し、第2の出力切替用スイッチング手段としてサイリスタQ21を使用することによって、極性が正の制御信号CT1を使用してトライアックQ11をオン・オフさせ、極性が正の制御信号CT2を使用してサイリスタQ21をオン・オフさせることができるようにしている。また、トライアックQ11及びサイリスタQ21を使用することによって、前記倍電圧整流回路31、32の耐圧性を向上させることもできる。

【0041】なお、第2の出力切替用スイッチング手段としてスイッチングの応答速度が十分に高いサイリスタQ21を使用すると、スイッチングの際に電流が逆方向に流れるのを防止することができる。したがって、前記共振回路の共振周波数によっては、ダイオードD21を省略し、高圧電源回路を更に簡素化することもできる。

【0042】次に、本発明の第2の実施例について説明する。図6は本発明の第2の実施例における高圧電源回路を示す図、図7は本発明の第2の実施例における高圧電源回路のタイムチャートである。図において、L2、L3はコイル、D5、D6はダイオード、Q4は第1の発振用スイッチング手段としてのトランジスタ、Q5は第2の発振用スイッチング手段としてのトランジスタである。前記コイルL2、ダイオードD5及びトランジスタQ4が、また、コイルL3、ダイオードD6及びトランジスタQ5が電源V<sub>cc</sub>とグラウンドの間に直列に接続される。そして、前記コイルL2と並列にコンデンサC5が、コイルL3と並列にコンデンサC6が接続されて共振回路が形成される。さらに、前記トランジスタQ4のコレクタ・エミッタ間にツェナーダイオードDZ1が、トランジスタQ5のコレクタ・エミッタ間にツェナーダイオードDZ2が接続される。

【0043】また、前記トランジスタQ4にはパルス幅変調信号PWM1が入力され、該パルス幅変調信号PWM1によって発生させられるベース電圧V<sub>B1</sub>の電位が変化すると、前記トランジスタQ4はオン・オフを繰り返す。一方、前記トランジスタQ5にはパルス幅変調信号



PWM 2が入力され、該パルス幅変調信号PWM 2によって発生させられるベース電圧 $V_{B3}$ の電位が変化すると、前記トランジスタQ 5はオン・オフを繰り返す。

【0044】また、前記コイルL 2とダイオードD 5の間に正の出力用の倍電圧整流回路3 5が、前記コイルL 3とダイオードD 6の間に負の出力用の倍電圧整流回路3 6が互いに並列に結線される。この場合、倍電圧整流回路3 5、3 6の出力側を結線してワイヤードオアとし、共通の出力端子OUTに出力を発生させるようにしている。

【0045】前記倍電圧整流回路3 5は、入力側の分岐ラインbに接続されたコンデンサC 11、該コンデンサC 11の零電位側に接続されたダイオードD 11、該ダイオードD 11の零電位側に接続された第1の出力切替用スイッチング手段としてのトライアックQ 11、前記コンデンサC 11とダイオードD 11の間に結線されたダイオードD 12、及び該ダイオードD 12の零電位側に接続された正の出力用及び負の出力用の共通のコンデンサC 12から成り、ダイオードD 12とコンデンサC 12の間に正の出力用及び負の出力用の共通の出力端子OUTが結線される。前記ダイオードD 11、D 12は出力端子OUT側からグラウンド側に電流が流れるような方向に接続される。

【0046】一方、前記倍電圧整流回路3 6は、入力側の分岐ラインcに接続されたコンデンサC 21、該コンデンサC 21の零電位側に接続されたダイオードD 21、該ダイオードD 21の零電位側に接続された第2の出力切替用スイッチング手段としてのサイリスタQ 21、前記コンデンサC 21とダイオードD 21の間に結線されたダイオードD 22、及び該ダイオードD 22の零電位側に接続された正の出力用及び負の出力用の共通のコンデンサC 12から成り、ダイオードD 22とコンデンサC 12の間に正の出力用及び負の出力用の共通の出力端子OUTが結線される。前記ダイオードD 21、D 22はグラウンド側から出力端子OUT側に電流が流れるような方向に接続される。

【0047】なお、出力の異なる図示しない他の倍電圧整流回路を、更に前記倍電圧整流回路3 5、3 6と並列に結線することもできる。また、各倍電圧整流回路3 5、3 6はいずれも1段の倍電圧整流回路から成っているが、ダイオード及びコンデンサの組を複数組直列に接続することによって複数段の倍電圧整流回路を形成することができる。さらに、前記第1、第2の出力切替用スイッチング手段としてトランジスタ、FET等のスイッチング素子を使用することもできる。

【0048】そして、前記トライアックQ 11に制御信号CT 1を入力することによって倍電圧整流回路3 5を、サイリスタQ 21に制御信号CT 2を入力することによって倍電圧整流回路3 6を作動させることができる。この場合、前記トランジスタQ 4、Q 5のコレクタ

・エミッタ間にツェナーダイオードD Z 1、D Z 2が接続されているので、出力が安定化させられる。例えば、正の出力用の共振回路によって発生させられる共振電圧 $V_{L2}$ は、図7に示すようにツェナーダイオードD Z 1によってピーク電圧がクランプされ、この時、ツェナー電圧 $V_{DZ1}$ がピーク値となる。

【0049】このように、前記倍電圧整流回路3 5、3 6においては、共振電圧 $V_{L1}$ 、 $V_{L2}$ がピーク電圧になるまでコンデンサC 11、C 21が充電されるため、ピーク電圧のクランプによって出力が安定化させられる。そして、出力端子OUTに出力される出力電力の最大値に対応するエネルギーがコイルL 2、L 3に蓄えられるようにパルス幅変調信号PWM 1、PWM 2のタイミング及びパルス幅を設定すると、パルス幅変調信号PWM 1、PWM 2の波形を固定することができ、複雑な制御回路や出力を検出するための回路が不要になる。

【0050】なお、出力端子OUTに発生させられる出力は前記ツェナー電圧 $V_{DZ1}$ のほぼ2倍になる。また、前記ツェナーダイオードD Z 1、D Z 2のツェナー電圧 $V_{DZ1}$ 、 $V_{DZ2}$ を設定することによって、出力を任意に設定することができる。そして、前記倍電圧整流回路3 5、3 6が正の出力用と負の出力用の共通のコンデンサC 12及び出力端子OUTを有しているため、出力端子OUTに任意の極性の出力を発生させることができる。すなわち、トライアックQ 11をオンにし、サイリスタQ 21をオフにすることによって、出力端子OUTに正の出力を発生させることができ、トライアックQ 11をオフにし、サイリスタQ 21をオンにすることによって、出力端子OUTに負の出力を発生させることができる。

【0051】しかも、この時、ダイオードD 11、D 12、D 21、D 22が配設されているので、反対の極性の倍電圧整流回路3 5、3 6において短絡が発生することはない。また、コンデンサC 11、C 21が配設されていて直流電流が阻止されるので、コンデンサC 11、C 21を介して短絡が発生することもない。次に、本発明の第3の実施例について説明する。

【0052】図8は本発明の第3の実施例における高圧電源回路を示す図である。図において、L 4はコイル、Q 6は発振用スイッチング手段としてのトランジスタである。前記コイルL 4及びトランジスタQ 6が電源Vcとグラウンドの間において直列に接続される。また、前記コイルL 4と並列にコンデンサC 7が接続されて共振回路が形成され、前記トランジスタQ 6のコレクタ・エミッタ間にツェナーダイオードD Z 3が接続される。

【0053】そして、前記トランジスタQ 6にはパルス幅変調信号PWMが入力され、該パルス幅変調信号PWMによって発生させられるベース電圧 $V_{B4}$ の電位が変化すると、前記トランジスタQ 6はオン・オフを繰り返す。また、前記コイルL 4とトランジスタQ 6の間に正

の出力用の倍電圧整流回路35及び負の出力用の倍電圧整流回路36が互いに並列に結線される。この場合、倍電圧整流回路35、36の出力側を結線してワイヤードオアとし、共通の出力端子OUTに出力を発生させるようにしている。

【0054】前記倍電圧整流回路35は、入力側の分岐ラインaに接続されたコンデンサC11、該コンデンサC11の零電位側に接続されたダイオードD11、該ダイオードD11の零電位側に接続された第1の出力切替用スイッチング手段としてのトライアックQ11、前記コンデンサC11とダイオードD11の間に結線されたダイオードD12、及び該ダイオードD12の零電位側に接続された正の出力用及び負の出力用の共通のコンデンサC12から成り、ダイオードD12とコンデンサC12の間に正の出力用及び負の出力用の共通の出力端子OUTが結線される。前記ダイオードD11、D12はグラウンド側から出力端子OUT側に電流が流れるような方向に接続される。

【0055】一方、前記倍電圧整流回路36は、入力側の分岐ラインaに接続されたコンデンサC21、該コンデンサC21の零電位側に接続されたダイオードD21、該ダイオードD21の零電位側に接続された第2の出力切替用スイッチング手段としてのサイリスタQ21、前記コンデンサC21とダイオードD21の間に結線されたダイオードD22、及び該ダイオードD22の零電位側に接続された正の出力用及び負の出力用の共通のコンデンサC12から成り、ダイオードD22とコンデンサC12の間に正の出力用及び負の出力用の共通の出力端子OUTが結線される。前記ダイオードD21、D22は出力端子OUT側からグラウンド側に電流が流れるような方向に接続される。

【0056】なお、 $V_{L1}$ は共振電圧、CT1、CT2は制御信号である。この場合、前記出力端子OUTにおいて倍電圧整流回路35によって発生させられる出力と倍電圧整流回路36によって発生させられる出力は等しく、極性のみを変更することができるようになっている。すなわち、トライアックQ11をオンにし、サイリスタQ21をオフにすることによって、出力端子OUTに正の出力を発生させることができ、トライアックQ11をオフにし、サイリスタQ21をオンにすることによって、出力端子OUTに負の出力を発生させることができる。

【0057】なお、本発明は前記実施例に限定されるものではなく、本発明の趣旨に基づいて種々変形させることが可能であり、それらを本発明の範囲から排除するものではない。

【0058】

【発明の効果】以上詳細に説明したように、本発明によれば高圧電源回路においては、少なくともコイルを備え

た共振回路が配設され、該共振回路に発振用スイッチング手段が接続されるとともに、コンデンサ及びダイオードから成る倍電圧整流回路が接続される。したがって、前記発振用スイッチング手段をオン・オフさせることによって、前記共振回路において共振電圧が発生させられ、該共振電圧が倍電圧整流回路によって倍電圧整流される。

【0059】そして、該倍電圧整流回路のダイオードの零電位側に出力切替用スイッチング手段が接続される。該出力切替用スイッチング手段をオン・オフさせることによって、出力端子に出力が選択的に発生させられる。したがって、正の出力用の倍電圧整流回路と負の出力用の倍電圧整流回路を、抵抗を介することなく結線することができるので、高圧電源回路の出力負荷特性が悪くならない。

【0060】また、出力電流が増加したときに出力電圧が低下することがないので、発振用スイッチング手段のパルス幅を変更する必要がなく、また、リレーなどを配設する必要もないので、高圧電源回路を簡素化して小型化することができるとともに、コストを低くすることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例における高圧電源回路を示す図である。

【図2】従来の高圧電源回路の第1の例を示す回路図である。

【図3】従来の高圧電源回路の第2の例を示す回路図である。

【図4】従来の高圧電源回路の第3の例を示す回路図である。

【図5】本発明の第1の実施例における高圧電源回路のタイムチャートである。

【図6】本発明の第2の実施例における高圧電源回路を示す図である。

【図7】本発明の第2の実施例における高圧電源回路のタイムチャートである。

【図8】本発明の第3の実施例における高圧電源回路を示す図である。

【符号の説明】

31、32、35、36 倍電圧整流回路

L1～L4 コイル

Q3～Q6 トランジスタ

D4～D6、D11、D12、D21、D22 ダイオード

C11、C12、C21、C22 コンデンサ

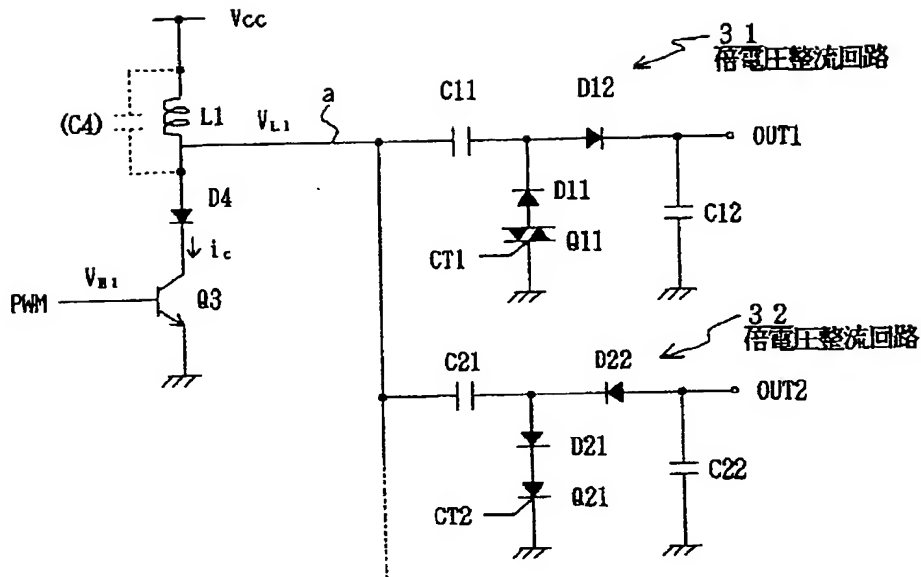
Q11 トライアック

Q21 サイリスタ

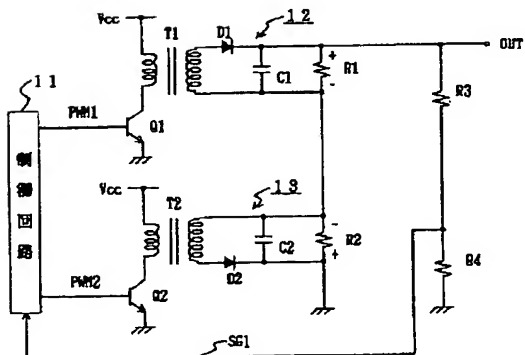
OUT、OUT1、OUT2 出力端子

$V_{L1}$ 、 $V_{L2}$  共振電圧

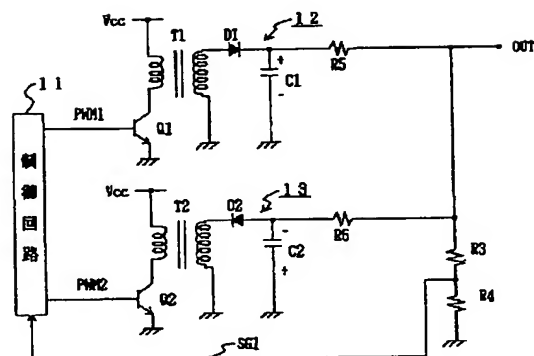
【図1】



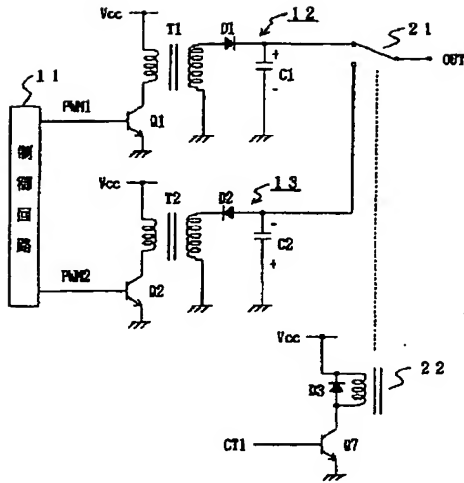
【図2】



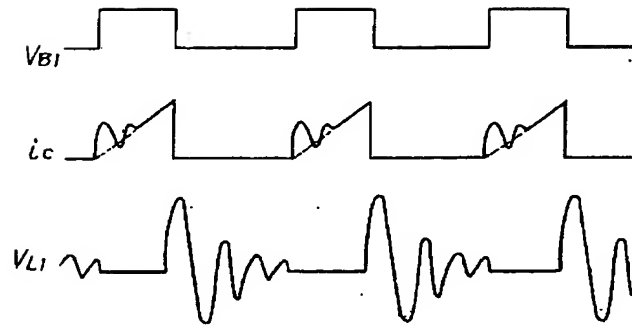
【図3】



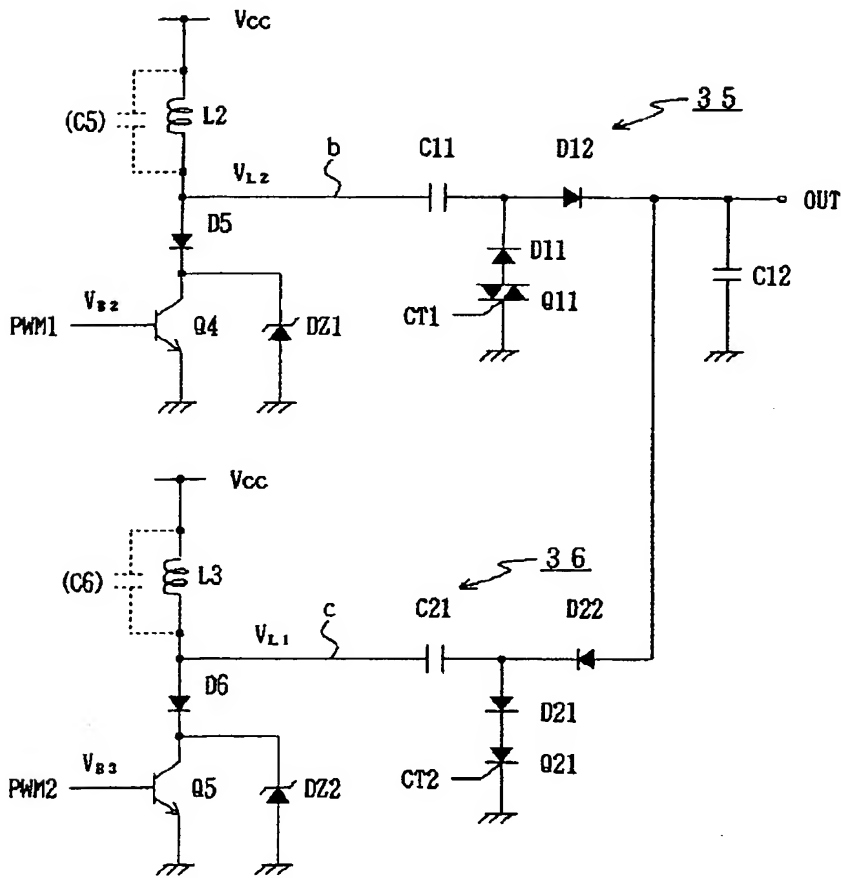
【図4】



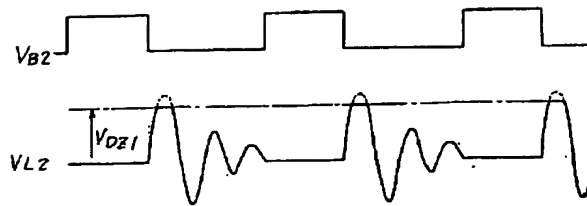
【図5】



【図6】



【図7】



【図8】

